MH1903

芯片简介

MEGAHUNT

兆讯恒达科技股份有限公司

修订记录

日期	修订版本	描述	作者
2018-12-03	1.00	初稿完成	MEGAHUNT
2018-12-14	1.10	删除 PD6、PD7 ALT0 复用功能	MEGAHUNT
2019-03-01	1.20	删除 QFP176 封装信息	MEGAHUNT
2019-04-18	1.30	修改 PD8 ALT3 复用实际为 ALT2 复用	MEGAHUNT
2019-05-05	1.40	增加 BGA121 封装信息	MEGAHUNT
2020-08-08	1.50	增加 ECC 算法信息	MEGAHUNT

目 录

图索引

表索引

1 芯片概述

1.1 芯片描述

MH1903 芯片使用 32 位处理器，最高 204MHz 主频，充分利用其卓越的架构特性、高性能，在提供高性能的同时，还提供安全、节能的解决方案。

芯片内置硬件安全加密模块，支持多种加密安全算法，包括 DES、TDES、AES、RSA、ECC、SHA 等主流加密算法。芯片硬件还支持多种攻击检测功能，符合金融安全设备标准。

芯片内部包含安全 BOOT 程序，支持下载、启动时对固件 RSA 签名校验。芯片内建 1MB SRAM ,同时片内还集成了丰富的外设资源：Smartcard、磁条卡解码、安全键盘、LCDI，所有外设驱动软件兼容目前主流安全芯片软件接口,用户可在现有方案基础上进行快速开发和移植。

1.2 芯片主要功能特性

- 32 位处理器
  - 32-bit RISC Core
  - MPU 内存保护单元
  - 最高 204MHz 主频（1、2 分频可调）
  - FPU 单元
  - 1 个受控 JTAG-DP/SW-DP 调试端口
- 1MB SRAM
- 1 个 QSPI 控制器
- 1 个 PSRAM 控制器
- 1 个 SDRAM 控制器
- 系统控制模块（控制所有外设模块时钟及系统相关配置）
- 安全加密算法加速引擎
  - 对称算法：DES、TDES、AES-128/192/256
  - 非对称算法：RSA-1024/2048、ECC-192/224/256/384/521
  - HASH 校验算法：SHA-1/224/256/384/512
- 3 个 SmartCard 接口（支持 EMV Level-1 协议规范、ISO7816-3 标准）
- 4 个 UART 接口（均支持 4 线）

- 5 个 SPI 接口（1 个主从可配，4 个主接口）
- 1 个 IIC 接口
- 1 个 KBD（4x5 矩阵键盘）
- 8 个 32 位 TIMER(带有 PWM 功能，支持单周期输出)
- 1 个 LCDI 接口，支持 8080、6800 总线协议
- 1 个真随机数发生器
- 1 个 DMA 控制器（支持 8 通道 DMA 传输）
- 1 个 CRC 模块（支持 16Bit/32Bit、多种常用多项式计算）
- 最多支持 128 个 GPIO
- 最多支持 8 个静态 Tamper 或 4 组动态 Tamper(4 输出，4 输入)，动/静态可配
- 1 组内部 Sensor（支持高低电压、高低温、Mesh、时钟和 voltage glitch 检测）
- 1 块密钥存储区（支持硬件快速擦除）
- 1 个 USB（OTG-FS）
  - 支持 USB2.0 和 OTG1.0a
  - 内置 USB PHY 模块
  - 专用 DMA 通道和专有的中断向量，加快数据通信速度
- 集成内部看门狗
- 1 个 10bit DAC 接口
- 1 个 6 通道 12bit ADC，最高支持 857KHz 采样率（0 通道 0~5V，1-5 通道 0~1.8V）。
- 支持磁条解码功能，支持 ISO/ABA、AAMVA、IBM 和 JIS II 等标准卡
- 1 个 DCMI 接口
- 1 个 SDIO Host 接口
- 1 个 MIPI-CSI2 接口

1.3 芯片应用场合

二维码扫码终端、简易 POS 机等其他有二维码扫码和对功耗和成本敏感的金融安全设备。

1.4 芯片基本结构描述

MH1903 芯片包括 32 位处理器、1MB SRAM、系统控制模块、安全加密模块、真随机数模块、1 个 8 通道 DMA 控制器、1 个 USB 接口、1 个 GPIO 模块、1 个 WDT 模块、1 个 BPU 模块、8 个 32bit Timer、1 个 CRC 模块、5 个 SPI 接口、3 个 SCI 接口、4 个 UART 接口、1 个 DAC、1 个 6 通道 ADC、1 个 SDRAM 控制器、1 个 QSPI PRAM 控制器、1 个 DCMI 接口、1 个 SDIO Host 接口、1 个 MIPI-CSI2 接口，系统框图如下：

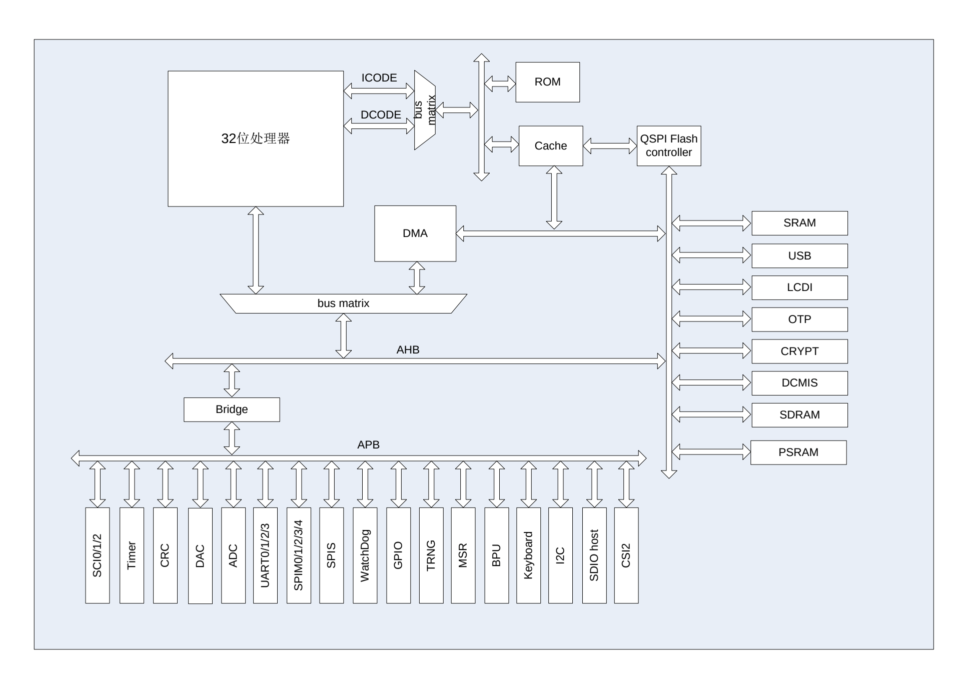


图 1 系统主要模块

2 芯片特性说明

2.1 电气特性

表 1 极限参数

参数	说明	范围	单位
VDD	稳态电源电压	-0.3 to 3.6	V
Iddpd	关机电流	--	nA
Tamb	工作温度	-40~+85	℃
Tstg	储藏温度	-40~+125	℃
Ground	地	-0.3~0.3	V
Voh	数字输出高电平	VDD -0.3 ~ VDD+0.3	V
Vol	数字输出低电平	<0.4	V
Ioh	拉电流	29.2	mA
Iol	灌电流	17	mA
Vih	数字输入高电平	≥0.7×VDD	V
ViL	数字输入低电平	≤0.3×VDD	V

表 2 电气特性

参数	条件（-40°C to +85°C）	值		单位
		最小	最大	
AVD33		2.7	3.6	V
VDD33		2.7	3.6	V
VBAT33		2	3.6	V
Vol	VDD=3.3V	-	0.4	V

参数	条件（-40°C to +85°C）	值		单位
Voh	VDD=3.3V	VDD – 0.3	-	V
VIH	VDD=3.3V	0.7×VDD	-	V
VIL	VDD=3.3V	-	0.3×VDD	V

表 3 安全相关特性

传感器	说明	范围	单位
温度传感器	高温检测范围	100±10	℃
	低温检测范围	-30~-40	℃
电压传感器	主电源电压高压检测范围	3.9±0.1	V
	主电源电压低压检测范围	2.8±0.1	V
	电池电压高压检测范围	4.0±0.1	V
	电池电压低压检测范围	1.9±0.1	V
时钟频率传感器	12M 时钟频率检测范围	12±50%	MHz
	32K 时钟频率检测范围	32±50%	KHz
外部 Tamper 电阻	Tamper 管脚上的上拉电阻阻值	3.6M±10%	Ω

表 4 功耗列表

工作模式	说明	功耗	单位
RUN	● 所有外设全开		mA
	■ core 204MHz, HCLK 102MHz, PCLK 51MHz	80	
	■ core 192MHz, HCLK 96MHz, PCLK 48MHz	75	
	■ core 168MHz, HCLK 84MHz, PCLK 42MHz	67	
	● 所有外设全关		
	■ core 204MHz, HCLK 102MHz, PCLK 51MHz	48	
	■ core 192MHz, HCLK 96MHz, PCLK 48MHz	46	
	■ core 168MHz, HCLK 84MHz, PCLK 42MHz	40	
CPU Sleep	所有外设全关 204@MHz	16.5	mA
Deep Sleep	● 支持 IO 低电平唤醒	380	uA
VBAT	● 内部传感器全开		uA
	主电源掉电	2.3	
	主电源上电	0.8	

2.2 管脚定义

2.2.1 BGA121

表 5 MH1903 BGA1218mm×8mm 封装引脚定义

PIN Name	PIN	ALT0	ALT1	ALT2	ALT3	备注

	No.					
QSPI_DATA0	C1					
QSPI_DATA1	C11					
QSPI_DATA2	B11					
QSPI_DATA3	E1					
QSPI_CLK	D1					
QSPI_CSN	D11					
DCMIS_PIX_CLK	L7	DCMIS_PIX_CLK	PH[13]			
DCMIS_HSYNC	L6	DCMIS_HSYNC	PH[12]			
DCMIS_VSYNC	K6	DCMIS_VSYNC	PH[11]			
DCMIS_DATA0	K2	DCMIS_DATA0	PG[13]			
DCMIS_DATA1	H3	DCMIS_DATA1	PG[14]			
DCMIS_DATA2	J3	DCMIS_DATA2	PG[15]			
DCMIS_DATA3	L3	DCMIS_DATA3	PH[0]			
DCMIS_DATA4	H4	DCMIS_DATA4	PH[1]			
DCMIS_DATA5	J4	DCMIS_DATA5	PH[2]			
DCMIS_DATA6	K4	DCMIS_DATA6	PH[3]			
DCMIS_DATA7	L4	DCMIS_DATA7	PH[4]			
DCMIS_DATA8	H5	DCMIS_DATA8	PH[5]			
DCMIS_DATA9	J5	DCMIS_DATA9	PH[6]			
DCMIS_DATA10	K5	DCMIS_DATA10	PH[7]			
DCMIS_DATA11	L5	DCMIS_DATA11	PH[8]			
DCMIS_DATA12	H6	DCMIS_DATA12	PH[9]			
DCMIS_DATA13	J6	DCMIS_DATA13	PH[10]			
LCD_DATA0	B7	LCD_DATA0	PC[5]	ADC_IN5		
LCD_DATA1	K7	LCD_DATA1	PC[6]	SCI0_DET		
LCD_DATA2	H7	LCD_DATA2	PC[7]	SCI0_VCCEN		
LCD_DATA3	J7	LCD_DATA3	PC[8]	SCI0_CLK		
LCD_DATA4	G7	LCD_DATA4	PC[9]	SCI0_RSTN		
LCD_DATA5	G8	LCD_DATA5	PC[10]	SCI0_IO		
LCD_DATA6	J11	LCD_DATA6	PC[11]	XTAL32K		
LCD_DATA7	K10	LCD_DATA7	PC[12]	SPI0_SCK		
LCD_RD	K11	LCD_RD	PC[13]	SPI0_CSN0		
LCD_WR	L10	LCD_WR	PC[14]	SPI0_MOSI		
LCD_CD	L11	LCD_CD	PC[15]	SPI0_MISO		
KeyBoard0	D5	KeyBoard0	PF[4]	SPI2_CLK		
KeyBoard1	D6	KeyBoard1	PF[5]	SPI2_CSN		
KeyBoard2	D7	KeyBoard2	PF[6]	SPI2_MOSI		
KeyBoard3	D8	KeyBoard3	PF[7]	SPI2_MISO		

KeyBoard4	C9	KeyBoard4	PF[8]	XTAL32K		
KeyBoard5	D9	KeyBoard5	PF[9]			
KeyBoard6	E9	KeyBoard6	PF[10]			
KeyBoard7	E8	KeyBoard7	PF[11]			
KeyBoard8	F8	KeyBoard8	PF[12]	CLK_24M		
SCI0_CLK	B2	SCI0_CLK	PA[8]		SPI1_MOSI	
SCI0_VCCEN	A3	SCI0_VCCEN	PA[7]	PWM7	SPI1_CSN0	
SCI0_RSTN	C2	SCI0_RSTN	PA[9]		SPI1_MISO	
SCI0_DET	E2	SCI0_DET	PA[6]	PWM6	SPI1_SCK	
SCI0_IO	C3	SCI0_IO	PA[10]			
SCI2_DET	D3	SCI2_DET	PE[8]	UART3_RX/IrDA_IN		
SCI2_IO	G3	SCI2_IO	PE[12]	SPI4_CLK		
SCI2_RSTN	G2	SCI2_RSTN	PE[11]	UART3_RTS		
SCI2_CLK	G1	SCI2_CLK	PE[10]	UART3_CTS		
SCI2_VCCEN	E3	SCI2_VCCEN	PE[9]	UART3_TX/IrDA_OUT		
UART0_RX/IrDA_IN	D4	UART0_RX/IrDA_IN	PA[0]	PWM0		
UART0_TX/IrDA_OUT	E4	UART0_TX/IrDA_OUT	PA[1]	PWM1		
UART0_CTS	F4	UART0_CTS	PA[2]	PWM2	I2C0_SCL	
UART0_RTS	G4	UART0_RTS	PA[3]	PWM3	I2C0_SDA	
SPI2_SCK	K1	SPI2_SCK	PB[2]	PWM2	UART2_RX/IrDA_IN	
SPI2_MOSI	H2	SPI2_MOSI	PB[4]	PWM4	UART2_CTS	
SPI2_MISO	J2	SPI2_MISO	PB[5]	PWM5	UART2_RTS	
SPI2_CSN	L1	SPI2_CSN	PB[3]	PWM3	UART2_TX/IrDA_OUT	
SPI0_CLK	H8	SPI0_CLK	PB[12]	PWM3	UART1_RX/IrDA_IN	独立电源管脚，电源输入为 IO_VCC
SPI0_MOSI	K8	SPI0_MOSI	PB[14]	PWM5	UART1_CTS	
SPI0_MISO	L8	SPI0_MISO	PB[15]	PWM6	UART1_RTS	
SPI0_CSN	J8	SPI0_CSN	PB[13]	PWM4	UART1_TX/IrDA_OUT	
SPI3_CLK	E11	SPI3_CLK	PD[8]	UART2_RX/IrDA_IN		
SPI3_MOSI	G11	SPI3_MOSI	PD[10]	KeyBoard7		
SPI3_MISO	H11	SPI3_MISO	PD[11]	KeyBoard8		

SPI3_CSN	F11	SPI3_CSN	PD[9]	UART2_TX/IrDA_OUT		
PWM6	C7	PWM6	PG[3]	CLK_24M		可配置输出 24M
PWM7	C4	PWM7	PG[4]	CLK_24M		可配置输出 24M
ADC_IN0	B10	TRST	PC[0]	ADC_IN0	UART1_RX/IrDA_IN	
ADC_IN1/DAC	A9	TDI	PC[1]	ADC_IN1/DAC	UART1_TX/IrDA_OUT	
ADC_IN2	C10	TDO	PC[2]	ADC_IN2	UART1_CTS	
ADC_IN3	C8	TMS	PC[3]	ADC_IN3	UART1_RTS	
ADC_IN4	D10	TCK	PC[4]	ADC_IN4	XTAL32K	
I2C0_SCL	H1	I2C0_SCL	PB[0]	PWM0	XTAL32K	
I2C0_SDA	J1	I2C0_SDA	PB[1]	PWM1	CLK_24M	
MSR_IN1	H10					磁条卡 T1+
MSR_IN2	G10					磁条卡 T1-
MSR_IN3	H9					磁条卡 T2+
MSR_IN4	G9					磁条卡 T2-
MSR_IN5	F10					磁条卡 T3+
MSR_IN6	E10					磁条卡 T3-
VBUS	C6					USB VBUS
DP	B6					USB DP
DN	B5					USB DN
ID	C5					USB ID
DRV_VBUS	A7	DRV_VBUS	PB[6]	PWM6		
PA4	A1		PA[4]	PWM4	XTAL32K	
PA5	B1		PA[5]	PWM5	CLK_24M	可配置输出 24M
PE[6]	F1	UART3_CTS	PE[6]	I2C0_SCL		
PE[7]	F2	UART3_RTS	PE[7]	I2C0_SDA		
EXT0	E5					外部 Tamper0
EXT1	F5					外部 Tamper1
EXT2	G5					外部 Tamper2
EXT3	E6					外部 Tamper3
EXT4	F6					外部 Tamper4
EXT5	G6					外部 Tamper5
EXT6	E7					外部 Tamper6
EXT7	F7					外部 Tamper7
XO32	A4					XTAL 32K Output
XI32	B4					XTAL 32K Input

XO12M	A8					XTAL 12M Output
XI12M	B8					XTAL 12M Input
RSTN	J9					复位管脚，内部集成100K 上拉
VDD33	D2					
VDD33	L2					
VDD33	J10					
VDD33	A5					
IO_VCC	L9					PB12~PB15 管脚电源输入
VDD25	A11					接 1uF 对地电容
VDD12	A6					接 1uF 对地电容
REFP	A10					接 1uF 对地电容
VBAT33	A2					电池供电电源
VSS	B3					
VSS	F3					
VSS	K3					
VSS	K9					
VSS	F9					
VSS	B9					

2.2.2 BGA169

表 6 MH1903 BGA169 9mm×9mm 封装引脚定义

PIN No.	PIN Name	ATL0	ALT1 (default)	ATL2	ATL3	备注
A1	VBAT33					电池供电电源
A2	PA8	SCI0_CLK	PA[8]		SPI1_MOSI	
A3	XO32					XTAL 32K Output
A4	PA4		PA[4]	PWM4	XTAL32K	
A5	VDD12					
A6	PG11		PG[11]		MP_DATA14	
A7	XO12M					XTAL 12M Output
A8	PG10	PRAM_D3	PG[10]		MP_DATA13	
A9	ID					USB ID
A10	DN					USB DN
A11	VBUS					USB VBUS
A12	**MSR_IN1**					磁条卡 T1+
A13	**MSR_IN2**					磁条卡 T1-

B1	PA7	SCI0_VCCEN	PA[7]	PWM7	SPI1_CSN0	
B2	PA9	SCI0_RSTN	PA[9]		SPI1_MISO	
B3	XI32					XTAL 32K Input
B4	PA5		PA[5]	PWM5	CLK_24M	可配置输出 24M
B5	**VDD33**					
B6	PG12		PG[12]		MP_DATA15	
B7	XI12M					XTAL 12M Input
B8	PG5	PRAM_CLK	PG[5]		MP_DATA8	
B9	PG7	PRAM_DATA0	PG[7]		MP_DATA10	
B10	DP					USB DP
B11	PG3	PWM6	PG[3]	CLK_24M	MP_DATA6	
B12	**MSR_IN3**					磁条卡 T2+
B13	**MSR_IN4**					磁条卡 T2-
C1	PA6	SCI0_DET	PA[6]	PWM6	SPI1_SCK	
C2	PE6	UART3_CTS	PE[6]	I2C0_SCL	MP_ADDR3	
C3	PE5	UART3_TX/IrDA_OUT	PE[5]		MP_ADDR2	
C4	**VSS**					
C5	PE4	UART3_RX/IrDA_IN	PE[4]		MP_ADDR1	
C6	PG9	PRAM_DATA2	PG[9]		MP_DATA12	
C7	PG8	PRAM_DATA1	PG[8]		MP_DATA11	
C8	PG6	PRAM_CSN	PG[6]		MP_DATA9	
C9	**VSS**					
C10	PG4	PWM7	PG[4]	CLK_24M	MP_DATA7	
C11	PG2	PWM5	PG[2]		MP_DATA5	
C12	**MSR_IN5**					磁条卡 T3+
C13	**MSR_IN6**					磁条卡 T3-
D1	PE7	UART3_RTS	PE[7]	I2C0_SDA	MP_ADDR4	
D2	QSPI_DATA0					
D3	PA10	SCI0_IO	PA[10]			
D4	PE3	SPI4_MISO	PE[3]		MP_ADDR0	
D5	**EXT4**					外部 Tamper4
D6	**EXT3**					外部 Tamper3
D7	PF10	KeyBoard6	PF[10]		MP_CS	
D8	PF11	KeyBoard7	PF[11]		MP_RAS	
D9	PF12	KeyBoard8	PF[12]	CLK_24M	MP_WE	
D10	PB6	DRV_VBUS	PB[6]	PWM6		
D11	QSPI_DATA2					
D12	**VDD33**					
D13	**VDD25**					接 1uF 对地电容
E1	PE8	SCI2_DET	PE[8]	UART3_RX/IrDA_IN	MP_ADDR5	

E2	QSPI_CLK					
E3	PE12	SCI2_IO	PE[12]	SPI4_CLK	MP_ADDR9	
E4	**EXT0**					外部 Tamper0
E5	**EXT6**					外部 Tamper6
E6	**EXT5**					外部 Tamper5
E7	PF7	KeyBoard3	PF[7]	SPI2_MISO	MP_DQM2	
E8	PF8	KeyBoard4	PF[8]	XTAL32K	MP_DQM3	
E9	PF9	KeyBoard5	PF[9]		MP_CAS	
E10	PH13	DCMIS_PIX_CLK	PH[13]		MP_RP	
E11	**VSS**					
E12	PF15	PWM2	PF[15]		MP_DATA2	
E13	PF14	PWM1	PF[14]		MP_DATA1	
F1	PE11	SCI2_RSTN	PE[11]	UART3_RTS	MP_ADDR8	
F2	QSPI_DATA3					
F3	PE10	SCI2_CLK	PE[10]	UART3_CTS	MP_ADDR7	
F4	**EXT2**					外部 Tamper2
F5	**EXT1**					外部 Tamper1
F6	**EXT7**					外部 Tamper7
F7	PF4	KeyBoard0	PF[4]	SPI2_CLK	MP_CLK	
F8	PF5	KeyBoard1	PF[5]	SPI2_CSN	MP_DQM0	
F9	PF6	KeyBoard2	PF[6]	SPI2_MOSI	MP_DQM1	
F10	PH12	DCMIS_HSYNC	PH[12]		MP_DATA31	
F11	QSPI_DATA1					
F12	PC0	TRST	PC[0]	ADC_IN0	UART1_RX/IrDA_IN	
F13	PF13	PWM0	PF[13]		MP_DATA0	
G1	PE13		PE[13]	SPI4_CSN	MP_ADDR10	
G2	PE9	SCI2_VCCEN	PE[9]	UART3_TX/IrDA_OUT	MP_ADDR6	
G3	**VSS**					
G4	PE0	SPI4_CLK	PE[0]	KeyBoard4		
G5	PE2	SPI4_MOSI	PE[2]	KeyBoard6		
G6	PC7	**LCD_DATA2**	PC[7]	SCI0_VCCEN		
G7	PD13	UART2_TX/IrDA_OUT	PD[13]	KeyBoard1		
G8	PD12	UART2_RX/IrDA_IN	PD[12]	KeyBoard0		
G9	PC5	**LCD_DATA0**	PC[5]	ADC_IN5		
G10	PH11	DCMIS_VSYNC	PH[11]		MP_DATA30	
G11	QSPI_CSN					
G12	PC1	TDI	PC[1]	ADC_IN1/DAC	UART1_TX/IrDA_OUT	
G13	**MIPI_CLKN**					
H1	PF1	SPI3_CSN	PF[1]	PWM5	MP_ADDR14	

H2	VDD33					
H3	PF0	SPI3_CLK	PF[0]	PWM4	MP_ADDR13	
H4	PE1	SPI4_CSN	PE[1]	KeyBoard5		
H5	PE14		PE[14]	SPI4_MOSI	MP_ADDR11	
H6	PC8	LCD_DATA3	PC[8]	SCI0_CLK		
H7	PD14	UART2_CTS	PD[14]	KeyBoard2		
H8	PC15	LCD_CD	PC[15]	SPI0_MISO		
H9	PD10	SPI3_MOSI	PD[10]	KeyBoard7		
H10	PG1	PWM4	PG[1]		MP_DATA4	
H11	PH10	DCMIS_DATA13	PH[10]		MP_DATA29	
H12	PC2	TDO	PC[2]	ADC_IN2	UART1_CTS	
H13	MIPI_CLKP					
J1	PF2	SPI3_MOSI	PF[2]	PWM6	MP_ADDR15	
J2	PF3	SPI3_MISO	PF[3]	PWM7	MP_CKE	
J3	PA1	UART0_TX/IrDA_OUT	PA[1]	PWM1		
J4	PE15		PE[15]	SPI4_MISO	MP_ADDR12	
J5	PA11	SCI1_DET	PA[11]		CLK_24M	
J6	PC6	LCD_DATA1	PC[6]	SCI0_DET		
J7	PD15	UART2_RTS	PD[15]	KeyBoard3		
J8	PC14	LCD_WR	PC[14]	SPI0_MOSI		
J9	PD11	SPI3_MISO	PD[11]	KeyBoard8		
J10	PG0	PWM3	PG[0]		MP_DATA3	
J11	PH9	DCMIS_DATA12	PH[9]		MP_DATA28	
J12	PC3	TMS	PC[3]	ADC_IN3	UART1_RTS	
J13	MIPI_DATA0P					
K1	PD1		PD[1]	SDIO_D1		
K2	PD0	DRV_VBUS	PD[0]	SDIO_D0		
K3	PA3	UART0_RTS	PA[3]	PWM3	I2C0_SDA	
K4	PA0	UART0_RX/IrDA_IN	PA[0]	PWM0		
K5	PB2	SPI2_SCK	PB[2]	PWM2	UART2_RX/IrDA_IN	
K6	PC9	LCD_DATA4	PC[9]	SCI0_RSTN		
K7	PC10	LCD_DATA5	PC[10]	SCI0_IO		
K8	PC13	LCD_RD	PC[13]	SPI0_CSN0		
K9	PC12	LCD_DATA7	PC[12]	SPI0_SCK		
K10	PC11	LCD_DATA6	PC[11]	XTAL32K		
K11	VSS					
K12	PC4	TCK	PC[4]	ADC_IN4	XTAL32K	
K13	MIPI_DATA0N					
L1	PD3		PD[3]	SDIO_D3		
L2	PD2		PD[2]	SDIO_D2		

L3	**VSS**					
L4	PA2	UART0_CTS	PA[2]	PWM2	I2C0_SCL	
L5	PB3	SPI2_CSN	PB[3]	PWM3	UART2_TX/IrDA_OUT	
L6	PG13	DCMIS_DATA0	PG[13]		MP_DATA16	
L7	PH2	DCMIS_DATA5	PH[2]		MP_DATA21	
L8	**VSS**					
L9	PH7	DCMIS_DATA10	PH[7]		MP_DATA26	
L10	PB12	SPI0_CLK	PB[12]	PWM3	UART1_RX/IrDA_IN	独立电源管脚
L11	PH8	DCMIS_DATA11	PH[8]		MP_DATA27	
L12	**VDD33**					
L13	**MIPI_REXT**					接 6.04K 对地电阻
M1	PB0	I2C0_SCL	PB[0]	PWM0	XTAL32K	
M2	**VDD33**					
M3	PD5	UART1_TX/IrDA_OUT	PD[5]	SDIO_CCLK		
M4	**VDD33**					
M5	PB4	SPI2_MOSI	PB[4]	PWM4	UART2_CTS	
M6	PG14	DCMIS_DATA1	PG[14]		MP_DATA17	
M7	PH1	DCMIS_DATA4	PH[1]		MP_DATA20	
M8	PH4	DCMIS_DATA7	PH[4]		MP_DATA23	
M9	PH6	DCMIS_DATA9	PH[6]		MP_DATA25	
M10	IO_VCC					PB12~PB15 管脚电源输入
M11	PB13	SPI0_CSN	PB[13]	PWM4	UART1_TX/IrDA_OUT	独立电源管脚
M12	PD8	SPI3_CLK	PD[8]	UART2_RX/IrDA_IN		
M13	REFP					接 1uF 对地电容
N1	PB1	I2C0_SDA	PB[1]	PWM1	CLK_24M	
N2	PD4	UART1_RX/IrDA_IN	PD[4]	SDIO_CCMD		
N3	PD6		PD[6]	SDIO_SINT_N		
N4	PD7		PD[7]	SDIO_CDET_N		
N5	PB5	SPI2_MISO	PB[5]	PWM5	UART2_RTS	
N6	PG15	DCMIS_DATA2	PG[15]		MP_DATA18	
N7	PH0	DCMIS_DATA3	PH[0]		MP_DATA19	
N8	PH3	DCMIS_DATA6	PH[3]		MP_DATA22	
N9	PH5	DCMIS_DATA8	PH[5]		MP_DATA24	
N10	PB14	SPI0_MOSI	PB[14]	PWM5	UART1_CTS	独立电源管脚
N11	PB15	SPI0_MISO	PB[15]	PWM6	UART1_RTS	
N12	PD9	SPI3_CSN	PD[9]	UART2_TX/IrDA_OUT		
N13	RSTN					复位管脚

2.3 封装信息

2.3.1 BGA121

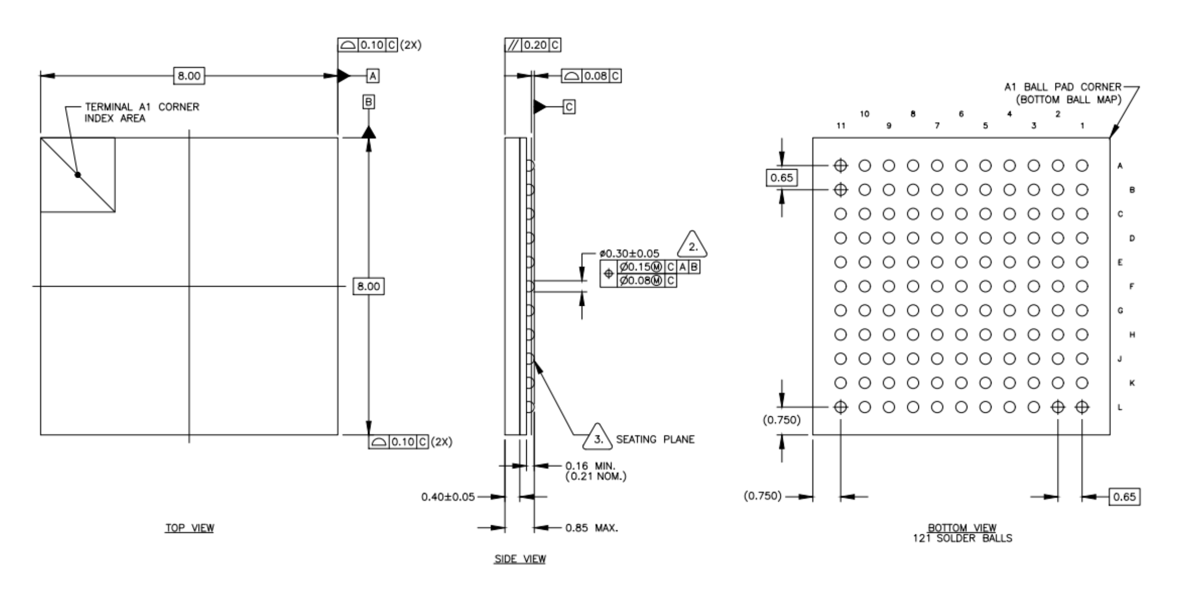


图 2 MH1903 BGA1218mm×8mm 封装尺寸

2.3.2 BGA169

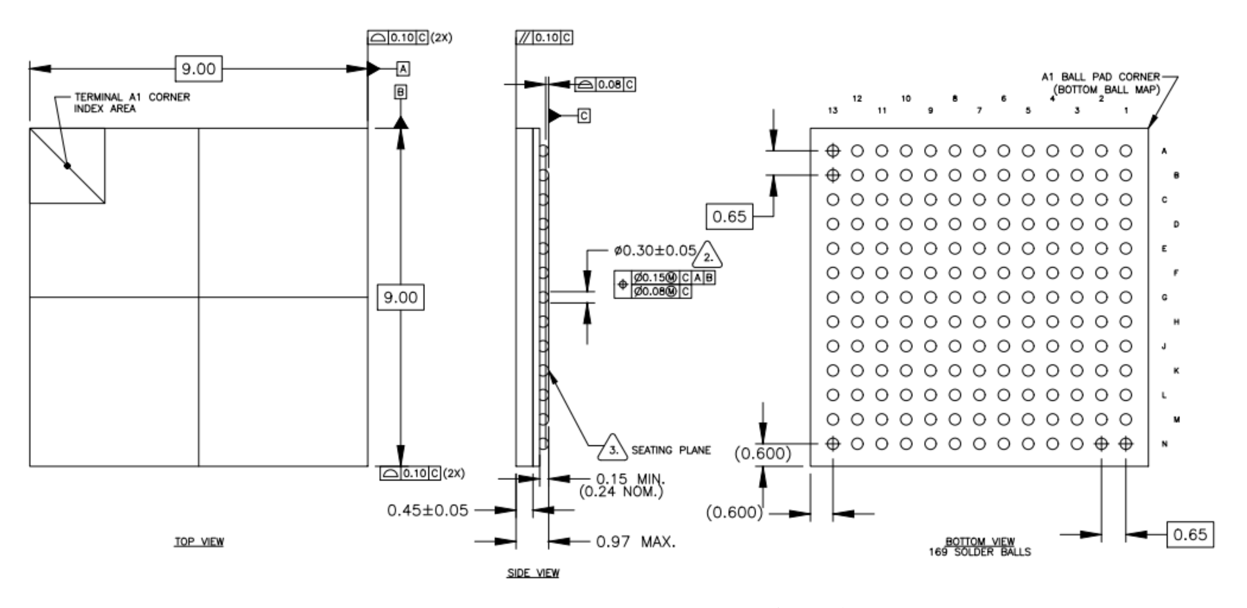


图 3 MH1903 BGA1699mm×9mm 封装尺寸

3 芯片功能模块详述

3.1 外设描述

3.1.1 SPI

芯片提供 1 个 SPI 主/从，4 个 SPI 主设备接口，作为主设备接口时可以支持与多个从设备通信。

SPI 外设特性：

- Master 模式与 Slave 模式独立地址操作
- Master 模式支持全双工、单工收、单工发、EEPROM 模式
- 多个 Master 冲突探测
- 支持 Motorola SPI、Texas Instruments SPI、National Sermiconductor Microwire 三种通讯模式
- 独立的接收和发送 FIFO，接收和发送 FIFO 深度均为 16，宽度固定为 16bits
- 帧长度可配，范围 4-16bits
- DMA 接口

常用 Motorola SPI 通讯协议支持的四种通讯模式，能够实现全双工通讯。系统上电默认采用模式 0 工作方式。

SPI 协议规定的 4 中通讯格式说明如下：

- 模式0：时钟极性（CPOL）=0，时钟相位（CPHA）=0，该模式下串行同步时钟的空闲状态为低电平，芯片将在串行同步时钟的第一个跳变沿（上升沿）采样，芯片默认为该模式；
- 模式1：时钟极性（CPOL）=0，时钟相位（CPHA）=1，该模式下串行同步时钟的空闲状态为低电平，芯片将在串行同步时钟的第二个跳变沿（下降沿）采样；
- 模式2：时钟极性（CPOL）=1，时钟相位（CPHA）=0，该模式下串行同步时钟的空闲状态为高电平，芯片将在串行同步时钟的第一个跳变沿（下降沿）采样；
- 模式3：时钟极性（CPOL）=1，时钟相位（CPHA）=1，该模式下串行同步时钟的空闲状态为高电平，芯片将在串行同步时钟的第二个跳变沿（上升沿）采样。

注意：为保证芯片 SPI 正常工作，在进行模式切换时保证 CSN 信号线保持为高电平。同时在通讯过程中主机认为从机发生错误时，均可以通过将 CSN 拉高使从机恢复正常。

SPI 接口说明如下：

- SCK：SPI的时钟输入管脚，当采用200K的通信速率时，字节之间需要有至少20us的延时；
- CSN：SPI的片选信号，为芯片的输入管脚，低有效；
- MOSI：SPI的数据输入管脚；
- MISO：SPI的数据输出管脚。

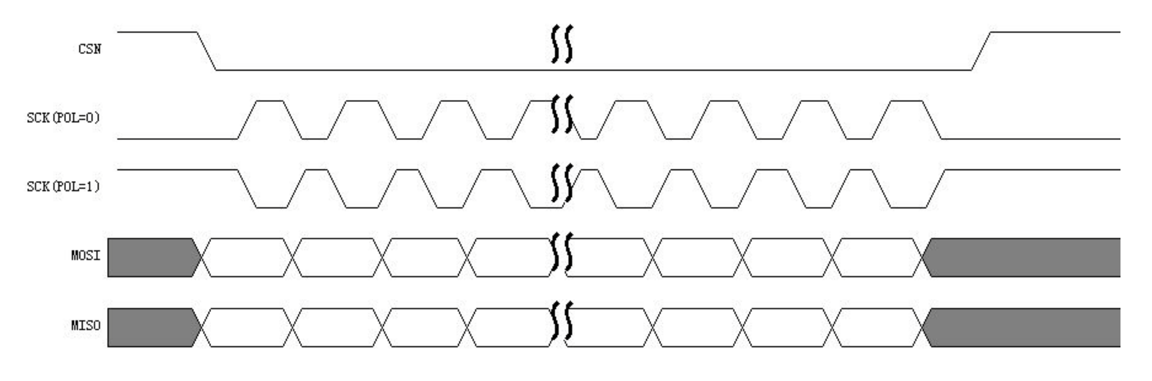


图 4 SPI 时序 1(CPHA=0)

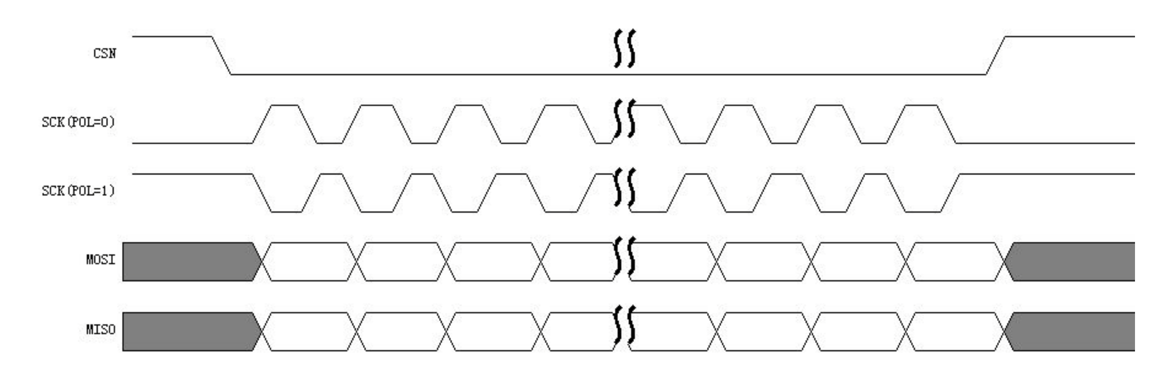


图 5 SPI 时序 2(CPHA=1)

3.1.2 UART

芯片带有 4 个全双工的 UART 串行通信接口，均支持 4 线模式

UART 外设特性：

- 独立接收发送 FIFO，接收发送 FIFO 深度均为 16 字节
- FIFO 使能控制
- 数据位设定，支持 5-8bit
- 强制 9bit 校验位输出
- 帧错误、校验错误、break 中断探测
- IrDA 1.0 红外协议支持
- DMA 接收

UART 外设支持独立的接收发送 FIFO，FIFO 功能可通过使能位配置其是否使用。

UART 接收和发送 FIFO 分别支持接收 FIFO 满和发送 FIFO 空中断，其触发值可配。发送 FIFO 中断源与非 FIFO 模式中发送保持寄存器空（THRE）共用同一中断源，通过软件进行设定。

3.1.3 I2C

芯片提供 1 个 I2C 主/从设备接口。作为主设备接口时可以支持与多个从设备通信。

I2C 外设特性：

- I2C 主从模式选择
- 7-bit/10-bit 模式支持
- 速度支持标准 Standard 模式和 Fast 模式
- 独立的接收发送 FIFO，接收发送 FIFO 深度均为 8 字节
- SDA 建立及保持时间可调节
- 多主机总线仲裁检测
- 支持主动终止传输
- 毛刺过滤设定（Fast 模式）
- DMA 支持

3.1.4 SCI

芯片包含 3 个智能卡接口（Smart Card Interface），该接口支持 ISO7816-3 标准和 EMV Level-1 规范。

- 支持异步 T=0 和 T=1 传输协议
- 协议时序、时间参数可配
- 8 字符深度接收、发送缓冲
- 接收、发送 FIFO 监测中断
- 中断状态寄存器
- 检测卡移除时，自动触发硬件去激活时序
- 可软件配置的去激活时序
- 对同步卡的有限支持（通过寄存器控制输入、输出）

SCI 模块对外提供的时钟 F = PCLK/2(SCICLKICC + 1)，SCICLKICC 位宽为 8bit，范围 0 到 255。

3.1.5 USB

OTG_FS 控制器接口，符合 USB 2.0 标准和 OTG 1.0a 规范

- 支持 USB2.0
- 支持 OTG1.0a
  - 对插入的 A-B 类设备的辨认(ID)
  - 支持主机协商协议(HNP)和会话请求协议(SRP)
  - 在 OTG 应用中，允许主机关闭 VBUS 以节省耗电
- 支持 SRP 协议的 USB 全速/低速设备(B 类设备)

  - 支持 SRP 协议的 USB 全速/低速设备(A 类设备)
  - USB OTG 全速/低速双重角色设备
- 提供 512 字节的专用 RAM 和高级的 FIFO 管理
  - 通过软件为不同的 FIFO 配置不同的 RAM 区域，以便灵活有效的使用 RAM
  - 每个 FIFO 可以存储多个数据包
  - 允许动态的分配存储区
  - 不限定 FIFO 的长度（不强制 2 的幂次长度，可以连续的使用存储区）
  - 允许相同端点号（IN/OUT 端点共用同一个 FIFO，更加有效的使用存储区）
- 无需要系统的介入就可以保证一个帧(1ms)的最大数据流量
- 拥有一个专用的 DMA 通道和专有的中断向量，可以加快数据通信速度
- 主机模式
  - 支持最多 8 个主机通道，每个通道都可以动态的配置为任意一种传输类型
  - 在周期性硬件传输请求队列中支持多达 8 个中断和同步传输请求
  - 在非周期行硬件传输请求队列中支持多达 8 个控制和大容量传输的传输请求

3.1.6 BPU & Sensor

芯片内置 BPU 模块提供 BPK 单元、Sensor 单元及 RTC 单元。

BPK 单元由电池电源域供电，外部电源掉电不丢失。当 Sensor 单元探测到攻击时 BPK 寄存器硬件清除。

Sensor 特性：

- 可编程外部攻击，支持外部静态和外部动态两种模式，外部静态最多可编程 8 个检测源，外部动态最多可编程 4 对检测源。
- 内部攻击检测包括 32K 时钟频率检测、12M 时钟频率检测、高低温攻击检测、高低电压攻击检测。
- Active shelding。
- 电池电压毛刺（glitch）检测。

3.1.7 GPIO

芯片支持最多128个GPIO，每个IO都与外设复用管脚。每个GPIO均可配置为输入、输出、中断模式，当做为输出时，每个IO输出值都可单独配置。IO支持强推挽输出/开漏输出模式。

3.1.8 真随机数

芯片内置真随机数发生器，用户一次可最多获取 128bit 的真随机数。

3.1.9 LCD控制器接口（LCDI）

本模块用于连接片外的“LCD 显示模块”（LCD Module），与“LCD 显示模块”的 8080 或 6800 接口进行通讯。

主要特性包括：

- 支持8080和6800的4/8-bit接口，4bit模式将连续执行两次4-bit读/写时序；
- 8080或6800接口时钟可配；
- 8080或6800接口各信号有效电平可配；
- 接口驱动方式分“自动模式”和“手动模式”，“自动模式”由LCDI驱动各端口信号，“手动模式”相当于GPIO；
- 能产生TX/RX中断，中断使能可配；

3.1.10 键盘控制单元（KCU）

键盘控制单元，用于键盘按键的扫描与识别，并带有抗电磁攻击的安全特性。

主要特性：

- 最大能提供4x5的阵列，20个按键；
- 可配置按键去抖（Debounce）时间；
- 4个按键缓存寄存器；
- 按键按下（Push）与按键释放（release）探测；
- 抗电磁攻击的随机键盘扫描；
- 键盘阵列的端口在芯片IO中内置上拉；
- 不支持多键同时被按。

3.1.11 DMA控制器（DMAC）

直接存储器存取(DMA)用来提供在外设和存储器之间或者存储器和存储器之间的高速数据传输。无须 CPU 干预，数据可以通过 DMA 快速地移动，这就节省了 CPU 的资源来做其他操作。

DMA 控制器有 8 通道，每个通道专门用来管理内存到内存、内存到外设、外设到内存的访问请求。每个通道都有独立优先级设定。

主要特性：

- 8个独立的可配置通道
- 8个独立硬件DMA请求（DMA硬握手接口），每个通道同样支持软件出发（DMA软握手接口）
- 8个通道独立优先级设定

- 支持多种宽度数据传输
- 每个通道有各自独立中断信号及标记
- 支持内存到内存、内存到外设、外设到内存之间的传输

3.1.12 QSPI控制器

芯片 QSPI 控制器支持标准 SPI 以及 Quad SPI 通讯。

主要特性：

- 支持单线（Single）和四线（Quad）I/O命令
- 可配置DMA控制器进行访问
- 命令参数/格式、SPI极性/相位等均可配置，具有良好的兼容性

3.1.13 DCMI接口

数字摄像头接口（DCMI）是一个同步并行接口，能够接受外部 8 位、10 位、12 位或 14 位 CMOS 摄像头模块发出的高速数据流。可支持不同的数据格式：视频和压缩数据。DCMI 接口可接收高速（可达 54MB/s）数据流。该接口包含多达 14 条数据线和一条像素时钟线。像素时钟的极性可以编程，因此可以在像素时钟的上升沿和下降沿捕获数据。

功能特性：

- 支持8位、10位、12位或14位并行接口
- 支持内嵌码/外部行同步和帧同步
- 支持连续模式或快照模式
- 支持裁剪功能
- 支持以下数据格式8/10/12/14位逐行视频：单色或原始Bayer格式

3.1.14 SDRAM控制器

SDRAM 控制器包括初始化、读操作、写操作及自动刷新等操作。

主要特性：

- 支持Burst长度为8的读写操作
- 支持16位和32位宽的SDRAM
- 自动刷新
- 初始化
- 读、写、自动刷新和初始化之间的优先仲裁机制以及转换机制。

3.1.15 SDIO Host接口

芯片支持 SDIO Host 接口。SDIO 卡是在 SD 内存卡接口的基础上发展起来的接口，SDIO 接口兼容以前的 SD 内存卡，并且可以连接 SDIO 接口的设备，目前根据 SDIO 协议的 SPEC，SDIO 接口支持的设备总类有蓝牙，网卡，电视卡等。

SDIO 总线和 USB 总线类似，SDIO 总线也有两端，其中一端是 Host 端，另外一端时 DEVICE 端，采用 HOST-DEVICE 这样的设计是为了简化 DEVICE 的设计，所有的通信都是有 HOST 端发出命令开始的。在 DEVICE 端只要解析 HOST 的命令，就可以同 HOST 进行通信。

3.1.16 MIPI CSI-2 接口

芯片支持 MIPI CSI-2 接口，该接口是 MIPI 摄像机接口最初标准的升级版本，具有高级的架构设计，为开发人员，制造商和最终的消费中提供更大的价值，同时保持标准接口的优势。相对于之前的版本，摄像机串行接口 2 规范提供了更高的接口带宽和更好的通道布局灵活性。

主要特性

- 兼容 MIPI联盟相机串行接口规范2（CSI-2）
- 支持最多两个数据通道和一个时钟通道
- 图像像素接口
- 支持多种帧格式
- 所有主要和次要数据格式
- 错误检测和修正：PHY 错误、数据包错误、行错误、帧错误等

